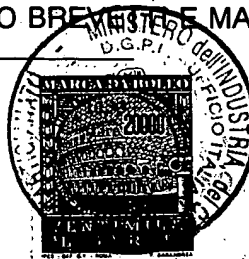




MINISTERO DELL'INDUSTRIA, DEL COMMERCIO E DELL'ARTIGIANATO

DIREZIONE GENERALE DELLA PRODUZIONE INDUSTRIALE

UFFICIO ITALIANO BREVETTI E MARCHI



Autenticazione di copia di documenti relativi alla domanda di brevetto per

Invenzione Industriale

MI2000 A 000636

N.

UFFICIO ITALIANO
BREVETTI E MARCHI
DIREZIONE GENERALE
DELLA PRODUZIONE INDUSTRIALE

Si dichiara che l'unita copia è conforme ai documenti originali

depositati con la domanda di brevetto sopraspecificata, i cui dati

risultano dall'accluso processo verbale di deposito

**CERTIFIED COPY OF
PRIORITY DOCUMENT**

Roma, li **25 OTT. 2000**

IL DIRETTORE DELLA DIVISIONE

Ing. Giorgio ROMANI

Giorgio Romani

AL MINISTERO DELL'INDUSTRIA DEL COMMERCIO E DELL'ARTIGIANATO

UFFICIO ITALIANO BREVETTI E MARCHI - ROMA

DOMANDA DI BREVETTO PER INVENZIONE INDUSTRIALE, DEPOSITO RISERVE, ANTICIPATA ACCESSIBILITÀ AL PUBBLICO

MODULO A

marca
da
bollo

A. RICHIEDENTE (I)

1) Denominazione **M.B. INTERNATIONAL S.r.l.** **SR**
 Residenza **Livigno (Sondrio)** codice **10270960155**
 2) Denominazione _____
 Residenza _____ codice _____

B. RAPPRESENTANTE DEL RICHIEDENTE PRESSO L'U.I.B.M.

cognome nome **Dr. Ing. MODIANO Guido ed altri** cod. fiscale _____
 denominazione studio di appartenenza **Dr. MODIANO & ASSOCIATI SpA**
 via **Meravigli** n. **16** città **MILANO** cap **20123** (prov) _____

C. DOMICILIO ELETTIVO destinatario

via _____ n. _____ città _____ cap _____ (prov) _____

D. TITOLO

classe proposta (sez/cl/sci) **H03k** gruppo/sottogruppo _____

**PROCEDIMENTO PER CONVERTIRE UN SEGNALE REALE IN UN SEGNALE COMPLESSO
 INTRINSECAMENTE IN QUADRATURA.**

ANTICIPATA ACCESSIBILITÀ AL PUBBLICO:

SI ☐ NO ☒

SE ISTANZA: DATA _____ N° PROTOCOLLO _____

E. INVENTORI DESIGNATI

cognome nome

cognome nome

1) **BARGAUAN Michele** 3) _____
 2) _____ 4) _____

F. PRIORITÀ

nazione o organizzazione

tipo di priorità

numero di domanda

data di deposito

allegato
S/R

1) _____
 2) _____

SCIOGLIMENTO RISERVE

Data _____ N° Protocollo _____

G. CENTRO ABILITATO DI RACCOLTA CULTURE DI MICRORGANISMI, denominazione

H. ANNOTAZIONI SPECIALI

DOCUMENTAZIONE ALLEGATA

N. es.

Doc. 1) **2** **PROV** n. pag. **12** riassunto con disegno principale, descrizione e rivendicazioni (obbligatorio 1 esemplare)
 Doc. 2) **2** **PROV** n. tav. **3** disegno (obbligatorio se citato in descrizione, 1 esemplare)
 Doc. 3) **10** **RIS** lettera d'incarico, procura o riferimento procura generale
 Doc. 4) **1** **RIS** designazione inventore
 Doc. 5) **1** **RIS** documenti di priorità con traduzione in italiano
 Doc. 6) **1** **RIS** autorizzazione o atto di cessione
 Doc. 7) **1** nominativo completo del richiedente

8) attestati di versamento, totale lire **365.000.-**

obbligatorio

COMPILATO IL **24/03/2000**

FIRMA DEL(I) RICHIEDENTE(I)

Dr. Ing. MODIANO Guido

CONTINUA SI/NO **NO**

DEL PRESENTE ATTO SI RICHIEDE COPIA AUTENTICA SI/NO **NO**

UFFICIO PROVINCIALE IND. COMM. ART. DI

MILANO

codice **15**

VERBALE DI DEPOSITO

NUMERO DI DOMANDA

MI2000A 000636

Reg. A.

L'anno millenovecento

DUEMILA

il giorno

VENTIQUATTRO

del mese di

MARZO

il(i) richiedente(i) sopraindicato(i) ha(hanno) presentato a me sottoscritto la presente domanda, corredata di n.

00 fogli aggiuntivi per la concessione del brevetto soprariportato.

I. ANNOTAZIONI VARIE DELL'UFFICIALE ROGANTE

IL DEPOSITANTE

Guido Modiano

timbro
dell'Ufficio

L'UFFICIALE ROGANTE

M. CORTONESI

D. TITOLO

**PROCEDIMENTO PER CONVERTIRE UN SEGNALE REALE IN UN SEGNALE COMPLESSO
INTRINSECAMENTE IN QUADRATURA.**

L. RIASSUNTO

Procedimento di conversione di un segnale reale in un segnale complesso intrinsecamente in quadratura, la cui peculiarità consiste nel fatto di comprendere la fase che consiste nel:

sommare, ad un segnale reale destinato ad essere convertito in un segnale complesso, un segnale avente frequenza pari a quattro volte la frequenza di centro banda di detto segnale da convertire, per ottenere una quadratura intrinseca.



M. DISEGNO

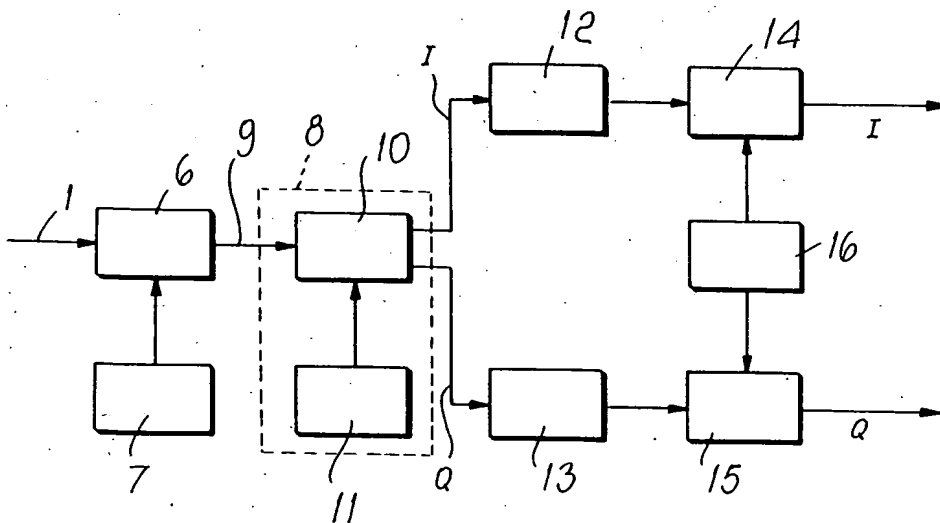
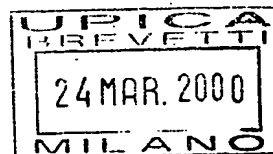


FIG. 2

M.B. INTERNATIONAL S.r.l.,

con sede a Livigno (Sondrio).



* * * * *

DESCRIZIONE

* * * * *

2000A000636

Il presente trovato riguarda un procedimento per convertire un segna-

le reale in un segnale complesso, in modo tale che le componenti in fase ed in quadratura siano intrinsecamente in quadratura.

Come è noto, in convertitori reale/complesso, detti anche demodulatori IQ utilizzati per trasformare un segnale in banda passante in un segnale in banda base al fine di renderne possibile la successiva elaborazione digitale, e in ricevitori sincroni, noti pure come ricevitori ZERO-IF, viene impiegata una conversione di un segnale reale in un segnale complesso.

Tale procedimento di conversione da banda passante a banda base, viene ottenuto moltiplicando il segnale in ingresso per una portante complessa con frequenza pari alla frequenza centrale.

A questo proposito, la figura 1 illustra il segnale in ingresso, indicato dal numero di riferimento 1, il quale viene immesso in mezzi moltiplicatori, 2 e 3, i quali hanno il compito di moltiplicatore rispettivamente il segnale in ingresso 1 per una portante complessa con frequenza pari alla frequenza centrale.

Il numero di riferimento 4 indica un oscillatore con frequenza pari alla frequenza centrale e i numeri di riferimento 5 e 6 indicano rispettivamente la componente complessa (seno) e la componente reale (coseno) del-

la portante. Il segnale in ingresso 1 viene quindi moltiplicato nel moltiplicatore 2 per la componente immaginaria o complessa 5 della portante (componente seno) e nel moltiplicatore 3 viene moltiplicato per la componente reale 6 della portante (coseno).

Tuttavia, la generazione delle componenti reale (coseno) ed immaginaria (seno) della portante, benché concettualmente semplice, pone grossi problemi implementativi.

In particolare, risulta essere quasi impossibile ottenere una grande precisione nel rapporto di fase, che dovrebbe essere di 90° .

Nella pratica, errori anche di uno o due gradi sono assolutamente comuni, quando invece una buona conversione dovrebbe contenere gli errori entro pochi milionesimi di grado.

Gli errori di fase nella conversione producono importanti distorsioni del segnale e/o delle informazioni trasportate dal segnale come nel caso della modulazione FM e dei ricevitori ZERO-IF.

Compito precipuo del presente trovato è quello di realizzare un procedimento di conversione di un segnale reale in un segnale complesso in modo tale che le componenti in fase e in quadratura siano intrinsecamente in quadratura perfetta, anche in presenza di imprecisioni nei segnali di conversione.

Nell'ambito di questo compito, uno scopo del presente trovato è quello di realizzare un procedimento per la conversione di un segnale reale in un segnale complesso che sia di elevata affidabilità, di relativamente semplice realizzazione ed a costi competitivi.

Questo compito, nonché questi ed altri scopi che meglio appariranno

in seguito, sono raggiunti da un procedimento di conversione di un segnale reale in un segnale complesso intrinsecamente in quadratura, caratterizzato dal fatto di comprendere la fase che consiste nel:

sommare, ad un segnale reale destinato ad essere convertito in un segnale complesso, un segnale avente frequenza pari a quattro volte la frequenza di centro banda di detto segnale da convertire, per ottenere una quadratura intrinseca.

Il compito nonchè gli scopi sopra citati sono altresì raggiunti da un dispositivo di conversione di un segnale reale in un segnale complesso, caratterizzato dal fatto di comprendere primi mezzi sommatore atti a sommare un segnale da convertire con un segnale avente frequenza pari a quattro volte la frequenza centrale di detto segnale da convertire.

Ulteriori caratteristiche e vantaggi del trovato risulteranno maggiormente dalla descrizione di forme di realizzazione preferite, ma non esclusive, del procedimento secondo il trovato, illustrate a titolo indicativo e non limitativo, negli uniti disegni, in cui:

la figura 1 è uno schema a blocchi di un procedimento convenzionale di conversione di un segnale reale in un segnale complesso;

la figura 2 è uno schema a blocchi di una prima forma di realizzazione del procedimento di conversione di un segnale reale in un segnale complesso, secondo il presente trovato; e

la figura 3 è uno schema a blocchi di una seconda forma di realizzazione del procedimento di conversione di un segnale reale in un segnale complesso, secondo il presente trovato.

Con riferimento alle sopra citate figure, e inizialmente alla figura

1, il procedimento secondo il presente trovato comprende una prima fase in cui un segnale 1 (il segnale da convertire 1 è indicato dal medesimo numero di riferimento impiegato nella figura 1) da convertire viene sommato, in mezzi sommatore 6, ad un segnale avente frequenza pari a quattro volte la frequenza di centro banda del segnale 1.

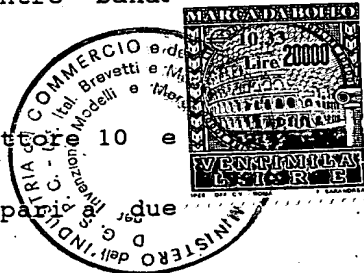
Il numero di riferimento 7 indica mezzi oscillatori atti a generare il segnale di frequenza pari a quattro volte la frequenza di centro banda del segnale da convertire 1. La peculiarità del trovato è proprio quella di ottenere una quadratura intrinseca sommandoun segnale avente frequenza pari a quattro volte la frequenza di centro banda del segnale da convertire

A questo punto, il segnale di somma così ottenuto, indicato dal numero di riferimento 9 (segnale di somma) viene inviato in mezzi selettori 8, i quali provvedono a inviare alternativamente il segnale 9 per un periodo pari a quattro volte la frequenza di centro banda del segnale da convertire 1 su un ramo I, mentre sul ramo opposto Q si ha un segnale nullo, e per un periodo sul ramo Q (avendo il segnale nullo sul ramo I) con una frequenza pari a due volte la frequenza di centro banda del segnale da convertire 1.

I mezzi di selezione 8 comprendono opportunamente un selettore 10 e un oscillatore 11 atto a generare un'onda quadra di frequenza pari a due volte la frequenza di centro banda del segnale da convertire 1.

Il segnale generato dall'oscillatore 11 è soltanto approssimativamente in fase con il segnale generato dall'oscillatore 7.

Successivamente, i segnali immessi sui rami I e Q vengono inviati a



due circuiti a soglia, uno per il ramo I, 12, e uno per il ramo Q, 13.

Tali circuiti a soglia rimuovono tutte le componenti al di sotto di un determinato livello e portano il segnale a livello di zero in continua.

Successivamente, le componenti di segnale in uscita dai circuiti a soglia 12 e 13 vengono inviate a rispettivi circuiti moltiplicatori 14 e 15, i quali moltiplicano il segnale per 1 e -1 ad una frequenza pari alla frequenza centrale del segnale da convertire 1, generata mediante un oscillatore 16.

I segnali di uscita sono quindi le componenti I e Q del segnale da convertire 1, in quadratura fra loro.

Occorre rilevare come i moltiplicatori 14 e 15 differiscano dai moltiplicatori 2 e 3 illustrati nella figura 1, in quanto i moltiplicatori secondo il trovato sono moltiplicatori atti a moltiplicare per un'onda quadra e non per componenti seno e coseno come nel procedimento noto illustrato nella figura 1.

Inoltre, la fase del segnale di onda quadra, generato dall'oscillatore 16 è solo approssimativamente uguale a quella del segnale generato dall'oscillatore 7.

Il segnale generato dall'oscillatore 7 è un segnale sinusoidale, avente, come detto, frequenza pari a quattro volte la frequenza di centro banda del segnale da convertire 1.

La figura 3 illustra una seconda forma di realizzazione del procedimento secondo il trovato, in cui i mezzi di selezione 8 sono realizzati in modo tale che il selettore 10 della figura 2, sia ora realizzato da una coppia di sommatore 18 e 19, nei quali viene sommato, al segnale 9 uscente

dai mezzi sommatore 6, un segnale di onda quadra generato da un oscillatore 20 con una frequenza pari a due volte la frequenza 3 del segnale da convertire 1.

Il segnale ad onda quadra generato dall'oscillatore 20 viene sommato rispettivamente diritto e negato nei sommatore 18 e 19.

I circuiti a soglia 12 e 13 disposti in cascata ai mezzi di selezione 8 rimuovono poi parte del segnale, come nello schema a blocchi della figura 2, ma i segnali in uscita dai sommatore 18 e 19 vengono preventivamente inviati in ulteriori sommatore 21 e 22, nei quali alle componenti del segnale viene sommato un offset in continua, 23, in modo di evitare di rimuovere la componente continua, a livello dei circuiti a soglia 12 e 13.

In pratica, il procedimento secondo il trovato consente di generare le componenti reale e immaginaria del segnale da convertire, in modo da non avere la necessità di generare componenti reale e immaginaria della portante per la quale, nei procedimenti noti, viene moltiplicato il segnale da convertire.

In tal modo, il rapporto di fase preciso tra la componente reale e la componente immaginaria della portante, che dovrebbe essere di 90° esatti, non risulta essere più un problema, e anche scostamenti da questo rapporto di fase ideale non comportano distorsioni significative del segnale e/o delle informazioni trasportate dal segnale da convertire 1.

Si è in pratica constatato come il procedimento secondo il trovato assolva pienamente il compito, nonché gli scopi prefissati, in quanto consente di convertire un segnale reale in un segnale complesso intrinsecamente in quadratura, senza dover necessariamente avere segnali con fasi in

relazioni ben precise fra di loro.

Il procedimento così concepito è suscettibile di numerose modifiche e varianti, tutte rientranti nell'ambito del concetto inventivo; inoltre, tutti i dettagli potranno essere sostituiti da altri elementi tecnicamente equivalenti.

* * * * *

RIVENDICAZIONI

1. Procedimento di conversione di un segnale reale in un segnale complesso intrinsecamente in quadratura, caratterizzato dal fatto di comprendere la fase che consiste nel:

sommare, ad un segnale reale destinato ad essere convertito in un segnale complesso, un segnale avente frequenza pari a quattro volte la frequenza di centro banda di detto segnale da convertire, per ottenere una quadratura intrinseca.

2. Procedimento secondo la rivendicazione 1, caratterizzato dal fatto di comprendere inoltre le fasi che consistono nel:

successivamente a detta fase di somma da cui si ottiene un segnale di somma, selezionare, da detto segnale somma, una prima e una seconda componente in fase e in quadratura;

rimuovere le componenti al di sotto di un determinato livello da detta prima e seconda componente in fase e in quadratura, per ottenere componenti di segnale a livello zero di continua;

moltiplicare dette componenti di segnale a livello zero di continua rispettivamente per 1 e -1, con frequenza pari alla frequenza centrale di detto segnale da convertire in ingresso.

3. Procedimento secondo la rivendicazione 2, caratterizzato dal fatto che detta fase di selezione è eseguita da mezzi di selezione i quali inviano segnali a detti circuiti a soglia con una frequenza pari a due volte detta frequenza di centro banda del segnale da convertire.

4. Procedimento secondo la rivendicazione 3, caratterizzato dal fatto che detti mezzi di selezione comprendono almeno un selettore e mezzi o-



scillatori atti a generare un segnale ad onda quadra avente frequenza pari a due volte la frequenza di centro banda di detto segnale da convertire.

5. Procedimento secondo la rivendicazione 4, caratterizzato dal fatto che il segnale ad onda quadra generato da detti mezzi oscillatori inclusi in detti mezzi di selezione è solo approssimativamente in fase con detto segnale avente frequenza pari a quattro volte detta frequenza centrale del segnale da convertire.

6. Procedimento secondo una o più delle rivendicazioni precedenti, caratterizzato dal fatto che detti mezzi moltiplicatori sono atti a moltiplicare dette componenti in fase e in quadratura per un segnale a onda quadra, avente frequenza pari a detta frequenza centrale del segnale da convertire.

7. Procedimento secondo la rivendicazione 6, caratterizzato dal fatto che detto segnale ad onda quadra generato da detti mezzi oscillatori e inviato in detti mezzi moltiplicatori è solo approssimativamente in fase con detto segnale avente frequenza pari a quattro volte detta frequenza centrale del segnale da convertire.

8. Procedimento secondo una o più delle rivendicazioni precedenti, caratterizzato dal fatto che detti mezzi di selezione comprendono una coppia di sommatore atti a sommare detto segnale somma con un segnale a onda quadra, rispettivamente diritto e negato.

9. Procedimento secondo la rivendicazione 8, caratterizzato dal fatto che detti mezzi di selezione comprendono inoltre un'ulteriore coppia di selettori atti a sommare un offset in continua a detti segnali uscenti da detta coppia di sommatore a cui detto oscillatore invia detto segnale a

onda quadra con frequenza pari a due volte detta frequenza centrale.

10. Dispositivo di conversione di un segnale reale in un segnale complesso, caratterizzato dal fatto di comprendere primi mezzi sommatore atti a sommare un segnale da convertire con un segnale avente frequenza pari a quattro volte la frequenza centrale di detto segnale da convertire.

11. Dispositivo secondo la rivendicazione 10, caratterizzato dal fatto di comprendere inoltre:

mezzi di selezione atti a selezionare componenti in fase e in quadratura ricavati da un segnale somma emesso da detti primi mezzi sommatore;

mezzi a soglia atti a rimuovere componenti al di sotto di una determinata soglia da detti componenti in fase e in quadratura; e

mezzi moltiplicatori atti a moltiplicare per +1 e -1 segnali di uscita da detti mezzi a soglia.

12. Dispositivo secondo la rivendicazione 11, caratterizzato dal fatto di comprendere mezzi oscillatori atti a generare detto segnale avente frequenza pari a quattro volte detta frequenza centrale.

13. Dispositivo secondo la rivendicazione 11, caratterizzato dal fatto di comprendere ulteriori mezzi oscillatori atti a generare un segnale ad onda quadra avente frequenza pari a due volte la frequenza di detta frequenza centrale, detti ulteriori mezzi oscillatori inviando detto segnale ad onda quadra a mezzi di selezione, i quali ricevono detto segnale di somma da detti primi mezzi sommatore.

14. Dispositivo secondo una o più delle rivendicazioni precedenti, caratterizzato dal fatto di comprendere mezzi oscillatori atti a generare un segnale ad onda quadra avente frequenza pari a detta frequenza centrale



di detto segnale da convertire, detto segnale ad onda quadra, essendo inviato in detti mezzi moltiplicatori per moltiplicazione con dette componenti in fase e in quadratura.

15. Dispositivo secondo la rivendicazione 11, caratterizzato dal fatto che detti mezzi di selezione comprendono una prima coppia di sommatore atti a sommare a detto segnale somma un segnale, diritto e negato, rispettivamente avente frequenza pari a due volte detta frequenza centrale di detto segnale da convertire.

16. Dispositivo secondo la rivendicazione 15, caratterizzato dal fatto che detti mezzi di selezione comprendono una seconda coppia di sommatore atti a sommare un offset in continua ai segnali uscenti da detta prima coppia di sommatore.

Il Mandatario:


- Dr. Ing. Guido MODIANO -

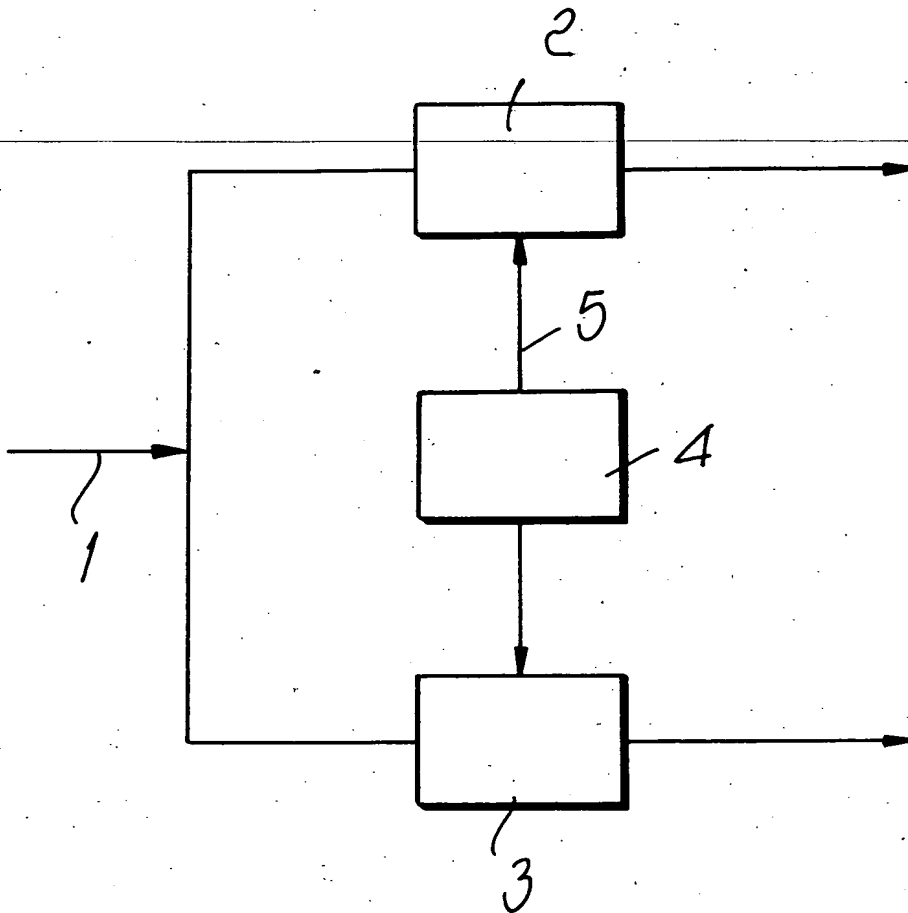
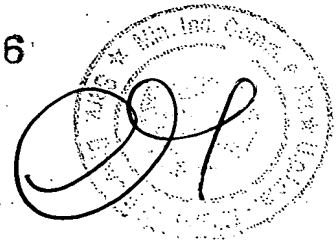


Fig. 1



MI 2000CA000.636



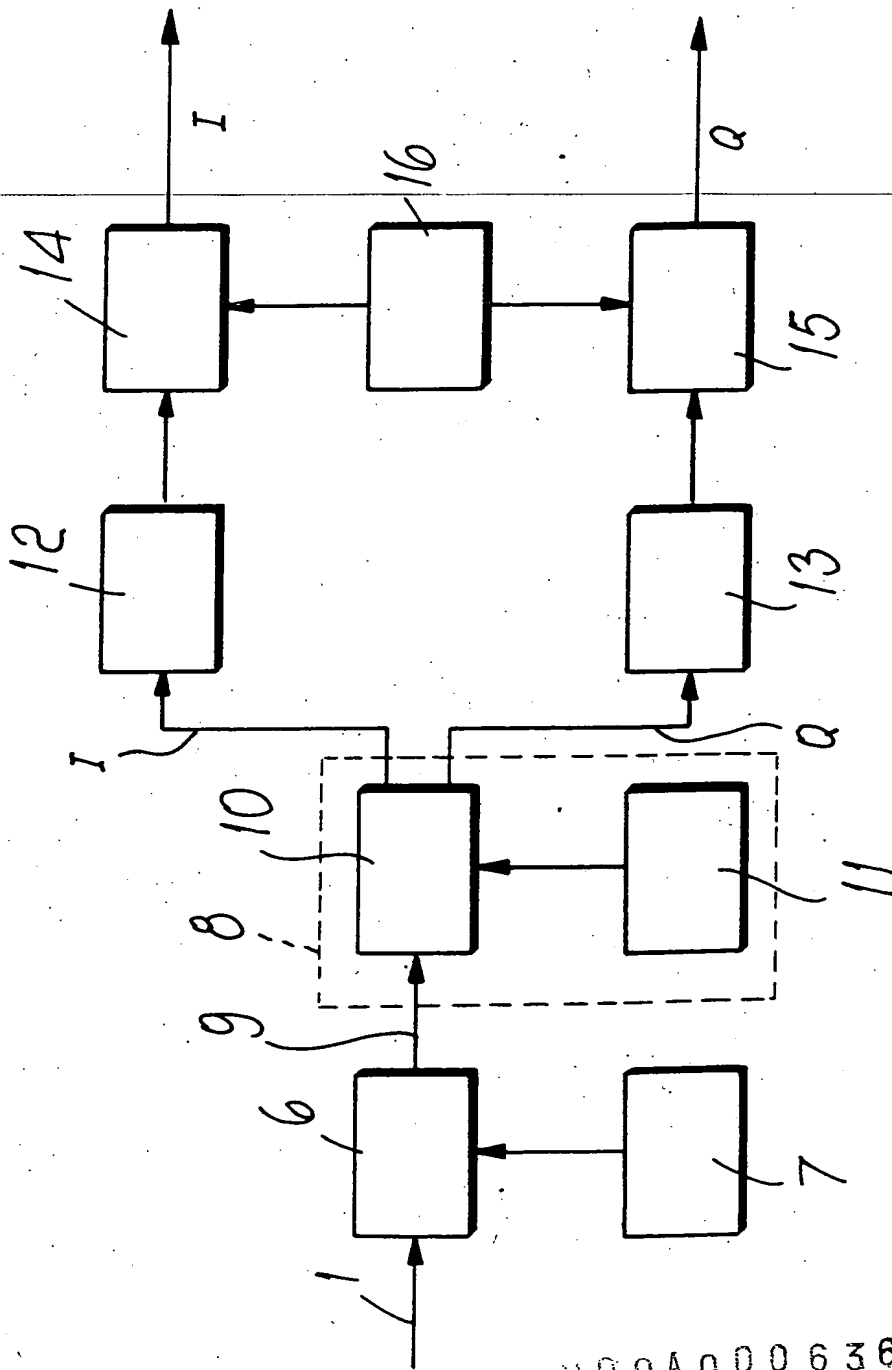
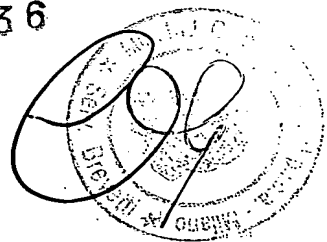
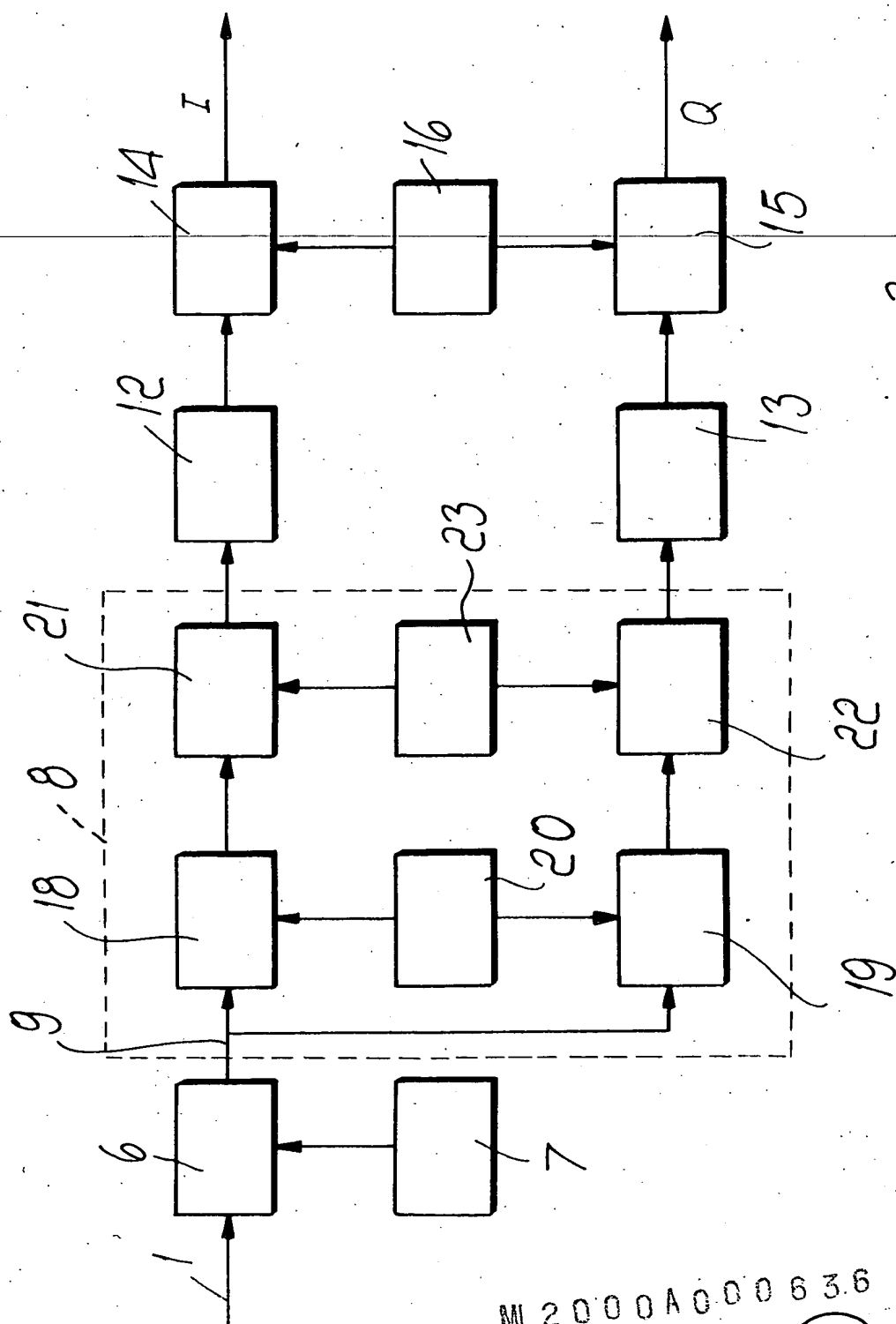


Fig. 2

000A000636





MI 2000A000636

